

477-112

477-112

477-112

477-112
477-112

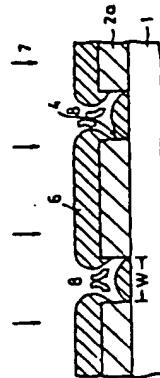
(54) BUMP-ELECTRODE FORMING METHOD

(11) 63-222445 (A) (43) 16.9.1988 (19) JP

(21) Appl. No. 62-54153 (22) 11.3.1987

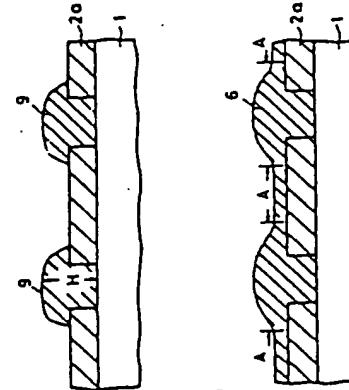
(71) FUJITSU LTD (72) RYOICHI MUKAI (2)

(51) Int. Cl. H01L21/92



PURPOSE: To form a bump electrode readily and stably on a substrate, by forming holes selectively in an insulating film, arranging a bump-electrode metal on the entire surface, projecting laser on the metal, and forming metal layers in the holes.

CONSTITUTION: After an insulating film 2a is formed on a semiconductor substrate 1, holes 4 are selectively formed in the insulating layer 2a. Bump electrode metal 6 is arranged on the exposed surface of on the substrate 1. Laser 7 is projected on the metal 6 to fuse the metal 6, and metal layers 9 are formed in the holes 4. The metal 6 is aluminum, while the laser 7 is excimer laser. Thus the bump electrode is formed readily and stably on the substrate 1.



⑩ 日本国特許庁 (JP) ⑪ 特許出願公開
⑬ 公開特許公報 (A) 昭63-222445

⑫ Int.CI.
H 01 L 21/92

識別記号 廈内整理番号
F-6708-5P

⑬ 公開 昭和63年(1988)9月16日

審査請求 未請求 発明の数 1 (全3頁)

⑭ 発明の名称 バンプ電極の形成方法

⑮ 特 願 昭62-54153

⑯ 出 願 昭62(1987)3月11日

⑰ 発明者 向井 良一 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
内

⑰ 発明者 中野 元端 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
内

⑰ 発明者 川合 真一 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
内

⑰ 出願人 富士通株式会社 神奈川県川崎市中原区上小田中1015番地

⑰ 代理人 弁理士 齋木 朗 外3名

明細書

1. 発明の名称

バンプ電極の形成方法

2. 特許請求の範囲

1. 半導体基板1上に絶縁層2を形成した後該絶縁層2に選択的にホール4を形成し該半導体基板上露出部にバンプ電極用金属6を配し次に該電極用金属にレーザ7を照射し該金属6を溶融させて該ホール4内に金属層9を形成することを特徴とするバンプ電極の形成方法。

2. 前記バンプ電極用金属6がアルミニウムであることを特徴とする方法。

3. 前記レーザ7がエキシマレーザであることを特徴とする方法。

3. 発明の詳細な説明

(要)

ホールを有する基板上へ堆積させたAl膜にレーザ光を照射してホール部に溶融したAlを陥とし込みバンプ電極を形成する。

(産業上の利用分野)

本発明はバンプ電極の形成方法に係り、特にレーザ光を照射して金属を溶融してバンプ電極を形成する方法に関する。

(従来の技術と問題点)

従来シリコン基板(ウェハ)の例えは不純物導入領域との電気的接続をとるためにウェハ上に形成される突起部(バンプbump)を電極とするバンプ電極はリード線を用いずに裏面を下にして(フェースダウン)ボンディングし特に構成ICに使用される。

このようなバンプ電極は従来第3回に示すように例えはシリコン基板1上の熱酸化膜(SiO₂膜)2を形成し更にその上にホトレジスト3を形成しリソグラフィ技術を用いて選択的に例えはn+領域にホール4を形成した後例えは金(Au)等のメッキを行なって形成される。形成されたバンプ電極5の厚さはメッキ法のため10μm程度になる。このような厚さのメッキがなされる間に、ホトレ

リスト3に並列等の欠点を生じ良好なメッキがなされなかった。

そこで本発明は従来のメッキ法を用いていない容易で安定した、しかも安価なバンプ電極形成方法を提供することを目的とする。

(問題点を解決するための手段)

上記問題点は本発明によれば半導体基板上に絶縁層を形成した後接着絶縁層に選択的にホールを形成した後、全面にバンプ電極用金属を配し次に該電極用金属にレーザを照射し該金属を溶融させて該ホール内に金属層を形成することを特徴とするバンプ電極の形成方法によって解決される。

(作用)

すなわち、本発明によればバンプ電極用金属がCVD法あるいはスパッタリング法等により層厚の長い層として形成されその金属層がレーザ光による照射により熔融され接着絶縁層上の溶融金属がホール内に流れ込みホール内にバンプ電極が形成さ

る。全面に照射、加熱しA2層6を溶融し矢印8のようにホール内へ挿し込み、第1B図のような高さHが約1.5μmのバンプ電極9を形成する。

しかし本発明ではエキシマレーザ7でA2層6を照射加熱中第2図のような状態になったAの部分のA4を反応性イオンエッチングでパターニングすることにより第1B図のバンプ電極9を形成することができる。なお本発明で用いるレーザはエキシマレーザ(振起子レーザ)がパルス巾が短いことや、この光がA4への高い吸収係数を示すことなどの理由から有利に使用される。

(発明の結果)

以上説明したように本発明によれば基板上に容易にしかも安定してバンプ電極を形成することができる。またメッキ法を用いてないので微細化、高密度化にも寄与し得る。

4 図面の簡単な説明

第1A図第1B図及び第2図は本発明の実施例を説明するための断面図であり、第3図は従来例

特開昭63-222445(2)

れるのである。

本願に係るバンプ電極の高さはホールのサイズ(口径、深さ)と密度及び形成された金属層の厚さにより適宜制御され微細且つ高密度化に容易に対応し得る。電極の材質はアルミニウム、等が好ましい。

(実施例)

以下、本発明の実施例を図面に基づいて説明する。

第1A図第1B図及び第2図は本発明の実施例を説明するための断面図である。

第1A図に示すようにシリコン基板1上に熱酸化により約1μmの厚さのSiO₂膜2を形成し次に該SiO₂膜2を選択的にパターニングしバンプ電極形成部に深さ1μm、幅(径)Wが2μmのホール(開口部)4を形成した後、全面にアルミニウム(A3)を約1μmの厚さに蒸着しA2層6を形成する。その後エキシマレーザ光(パルス)7を約1.6J/m²のエネルギー密度で基板上

を説明するための断面図である。

- 1…シリコン基板、 2…SiO₂膜、
- 3…ホトレジスト、 4…ホール、
- 5…バンプ電極、 6…A2層、
- 7…エキシマレーザ、 9…バンプ電極。

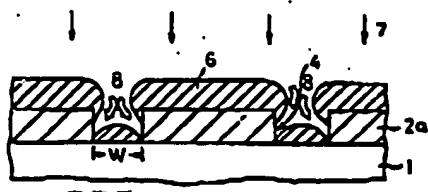
特許出願人

富士通株式会社

特許出願代理人

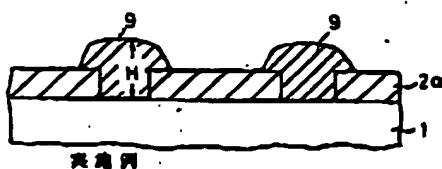
弁理士 青木 明之
弁理士 西館 和之
弁理士 内田 幸男
弁理士 山口 昭之

特開昭63-222445(3)



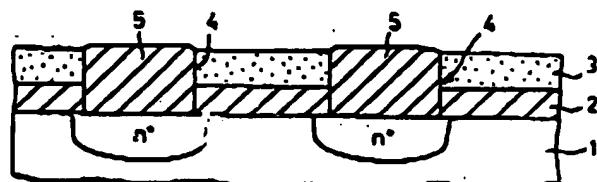
実施例

第1A図

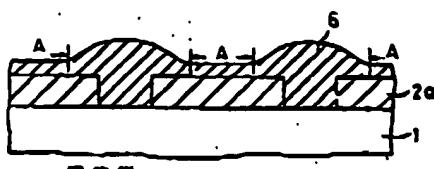


実施例

第1B図



従来例



第3図

第2図

- 1…半導体基板
- 2…遮断層
- 4…ホール
- 6…バンプ電極用金属
- 7…レーザ
- 9…金属層(バンプ電極)